

# Was macht die Physik im Datenblatt?

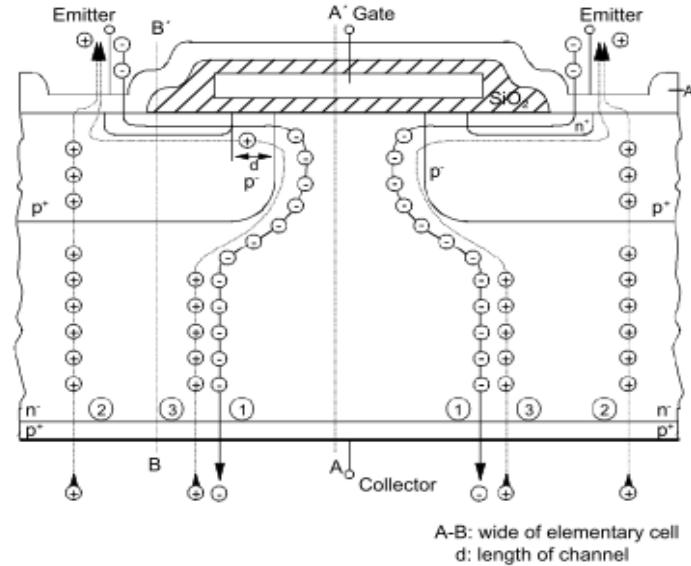
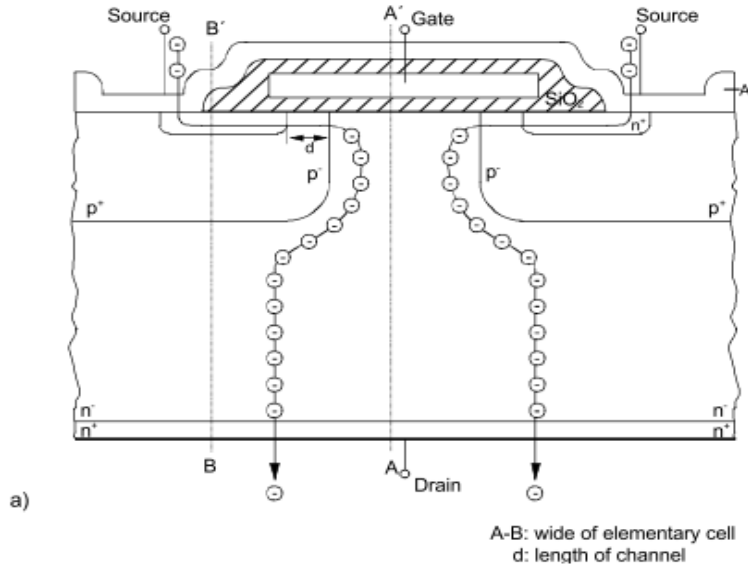
Einleitung  
Physikalische Grundlagen  
Der pn-Übergang  
Technologien  
Die Diode  
Der MOSFET  
**Der IGBT**

**Vor 20 ... 25 Jahren gab es eigentlich nur die Entscheidung:**

**IGBT - ja oder nein**

**Heute ist die Auswahl an den unterschiedlichsten  
Technologien sehr groß und manchmal nicht ganz  
überschaubar**

## Vergleich MOSFET und IGBT



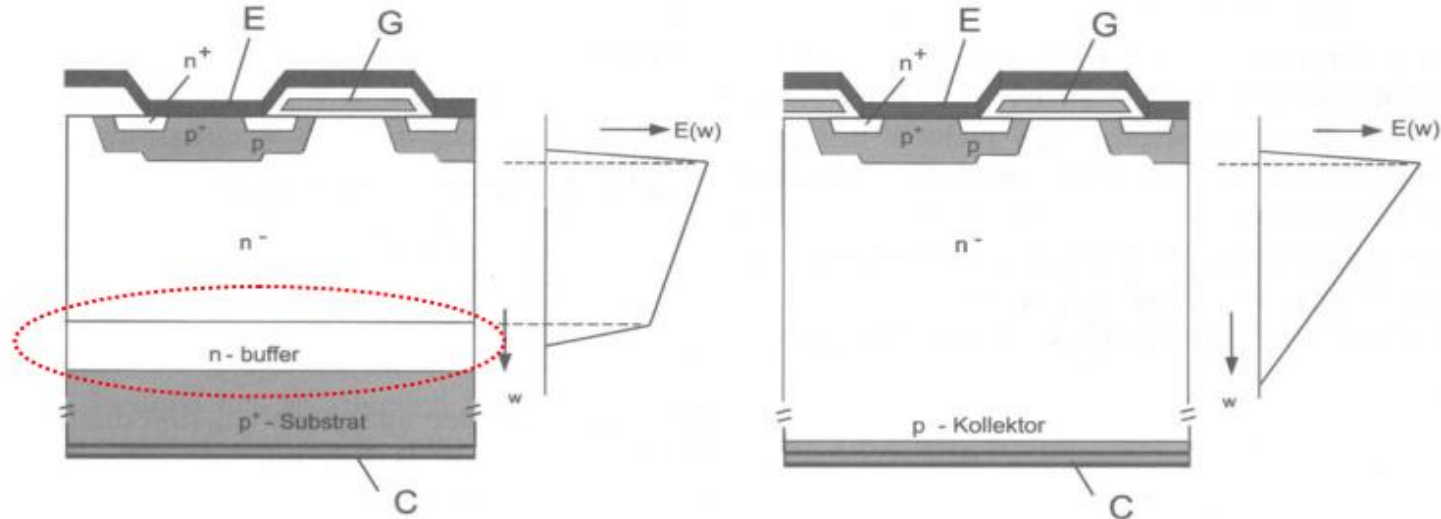
MOSFET-Zelle mit Ladungsträgerfluß im Durchlaßzustand

- nur Elektronenstrom ->  $\mu$  größer als bei Löchern
- > meistens n-Kanal-MOSFETs im Einsatz
- > keine Ladungsträgerspeicherung beim Ausschalten

IGBT-Zelle mit Ladungsträgerfluß im Durchlaßzustand

- Ladungsträgerinjektion über den in Flußrichtung gepolten zusätzlichen pn-Übergang
- Elektronen- und Löcherstrom
- > Erhöhung der Leitfähigkeit
- > Ladungsträgerspeicherung beim Ausschalten

## IGBT (Insulated Gate Bipolar Transistor) Grundtypen



Punch-Through (**PT**) IGBT  
Struktur und Feldverlauf

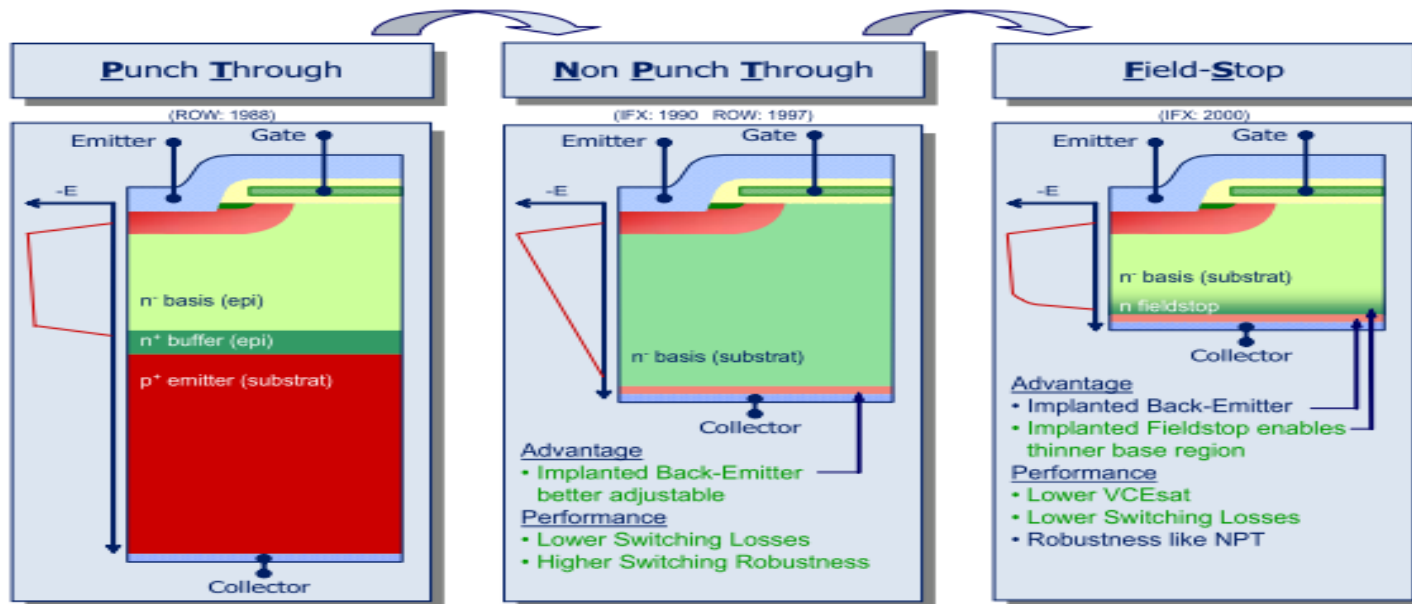
Non-Punch-Through (**NPT**) IGBT  
Struktur und Feldverlauf

Der prinzipielle Unterschied zwischen beiden Konzepten besteht in der beim PT-IGBT vorhandenen hochdotierten n<sup>+</sup>-Schicht („Buffer layer“) zwischen n<sup>-</sup>- und p<sup>+</sup>-Zone (Substrat) und im Herstellungsverfahren. In dieser fällt das Feld auf Null.

**Warum gab es NPT-IGBTs nicht schon von Anfang an?**

## Evolution des vertikalen IGBT Konzepts von PT zu NPT zu FS (Feld Stopp) IGBT

Dr. Gerhard Miller, Hubert Ludwig Infineon Technologies



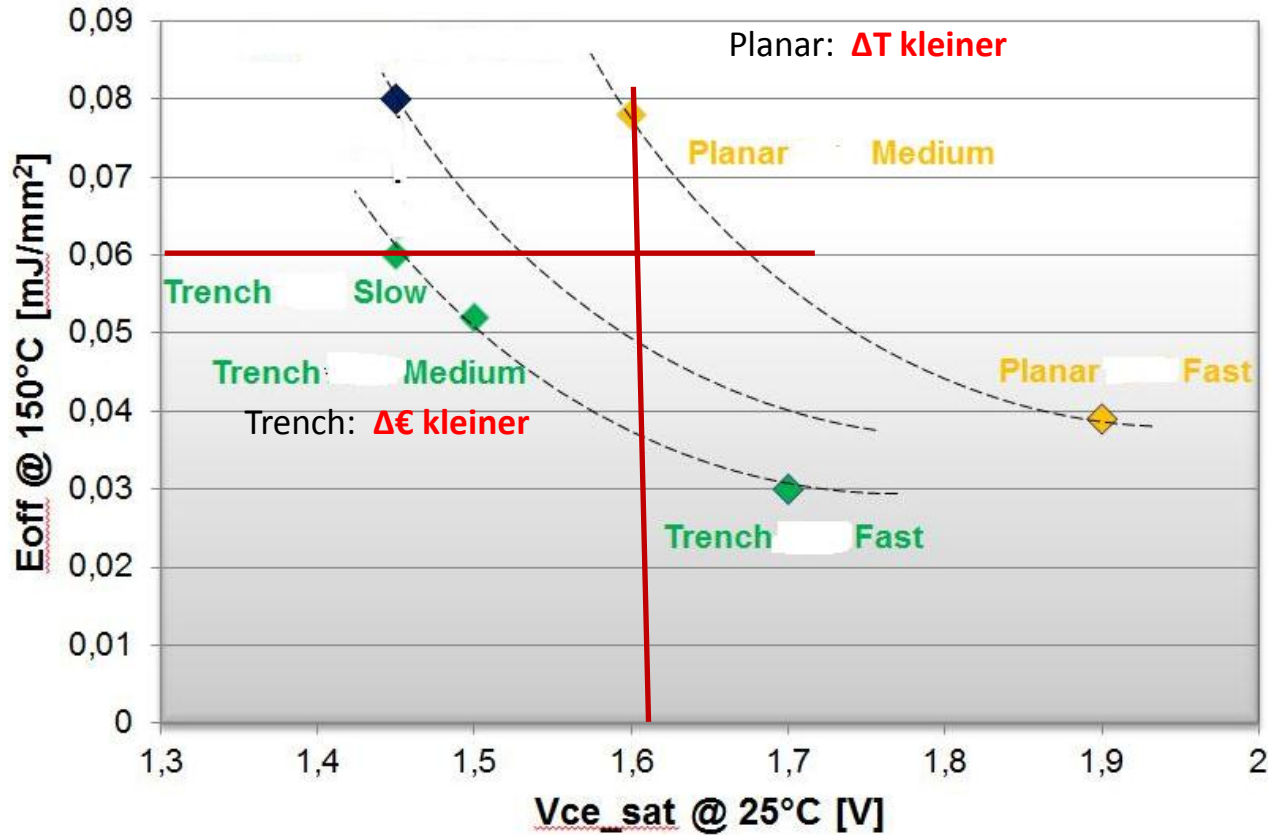
### PT

$n^+$  und  $n^-$ -Schicht üblicherweise mittels Epitaxie auf ein  $p^+$ -Substrat aufgewachsen

### NPT

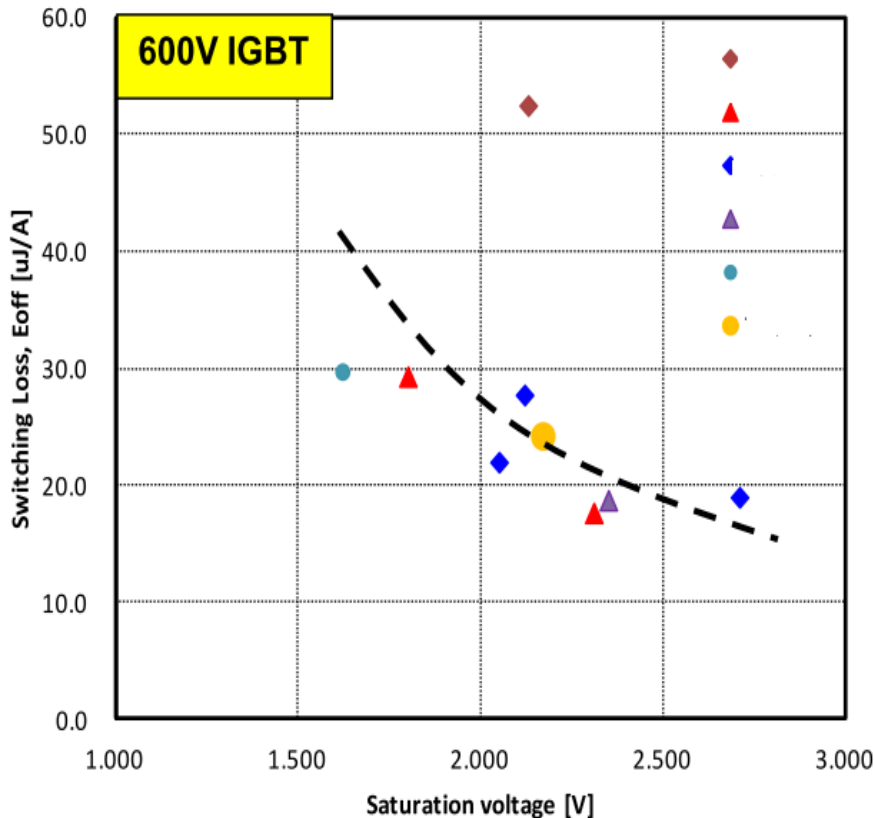
dünnere, schwachdotierter  $n^-$ -Wafer, die kollektorseitige  $p^+$ -Zone wird durch Rückseitenimplantation erzeugt

Diese Kurven bestimmen maßgeblich das Verhalten des IGBT (-> Dioden)  
 -> können Verwirrung hinsichtlich „Gutes oder Schlechtes“ Bauteil verursachen



Gegenseitige Abhängigkeit von  $E_{off}$  und  $V_{CEsat}$

Reale (interne) Bench-Mark Kurve eines Herstellers



Schwierigkeit beim Vergleichen:  
Was gilt unter welchen Bedingungen?

Es muß alles auf gleiche  
Betriebsbedingungen normiert sein:

- >  $T_j$
- >  $R_g$
- >  $V_{EC}$
- >  $I_{EC}$  (besser die Stromdichte -> aktive Fläche?)
- > Meßbedingungen?
- > gleiche Definition  $E_{off}$

Grundsätzlich ließe sich für jede  
Anwendung der „optimale“ IGBT einstellen  
-> Stückzahlen!  
-> nicht immer ist das Verhältnis Schalt- zu  
Leitendverlusten in der Applikation  
quantifizierbar

**Solche Kurven hat man normalerweise nicht -> Testen verschiedener Bauteile**

Die meisten Datenblattparameter wurden bereits behandelt; wir wollen uns daher auf wenige IGBT-spezifische Parameter wie Sättigungsspannung und Schaltverluste konzentrieren.

Eine Vorbemerkung.

Wenn nicht ausdrücklich angegeben gelten die **Datenblattwerte an den Bauteilklemmen.**

Bei großen Modulen kann – bedingt durch die internen Induktivitäten (Leiterbahnen, Bonddrähte, Streuinduktivitäten) und Kapazitäten – die tatsächliche Spannung am **Chip** höher sein als die an den Klemmen gemessenen Werte!

Aber auch bei diskreten Bauteilen kann sich die Induktivität bei höheren  $di/dt$  unschön bemerkbar machen (über die Rückkopplung vorzugsweise am Gate).

Z. B.:

TO247 mit ca. **10nH** -> 50 A/100ns -> 5V

-> SOT227 mit ca. **5nH**



$T_j$			-40 ... 175	°C
$I_c$	$T_j = 175\text{ °C}$	$T_c = 25\text{ °C}$	731	A
		$T_c = 80\text{ °C}$	555	A
$T_{stg}$	module without TIM		-40 ... 125	°C

**Remarks**

- Product reliability results are valid for  $T_j=150\text{ °C}$

- Case temperature limited to  $T_c = 125\text{ °C max.}$

Kollektor-Dauergleichstrom  
Continuous DC collector current

$T_c = 100\text{ °C}, T_{vj\text{ max}} = 175\text{ °C}$   
 $T_c = 25\text{ °C}, T_{vj\text{ max}} = 175\text{ °C}$

$I_{c\text{ nom}}$	200	A
$I_c$	295	A

Temperatur im Schaltbetrieb  
Temperature under switching conditions

$T_{vj\text{ op}}$	-40	150	°C
--------------------	-----	-----	----

Lagertemperatur  
Storage temperature

$T_{stg}$	-40	125	°C
-----------	-----	-----	----

Mitunter findet sich auch nur der Hinweis

### Elektrische Eigenschaften

- Niedriges  $V_{CEsat}$
- $T_{vjop} = 150^{\circ}\text{C}$

$T_{vjmax}$  -> maximal zulässige Verlustleistung für ein Bauteil im „on-state“ (ABB) bzw. „continuously turned on bzw. static operation“ (Infineon)

$T_{vjopmx}$  -> praxisorientierte Spezifikation – die Temperatur im Schaltbetrieb (was ja bei IGBTs durchaus nicht unüblich ist).

$T_{vjop}$  ist die der realen Anwendung der Bauteile zugrunde zu legende Temperatur. Diese darf unter Berücksichtigung aller auftretenden Verluste (Leitend- und Schaltverluste), Überlastbedingungen sowie der thermischen Widerstände nicht überschritten werden. Transiente Übertemperaturen während eines Schaltvorganges können vernachlässigt werden – vorausgesetzt, das Bauteil wird innerhalb des sicheren Arbeitsbereiches betrieben und  $T_{vjmax}$  wird nicht überschritten.

Achtung: Üblicherweise ist das RBSOA nur bei einer Temperatur von  $25^{\circ}\text{C}$  unterhalb  $T_{vjmax}$  spezifiziert.

$T_{vjmax}$  und  $T_{vjop}$

Was ist davon zu halten, wenn werbewirksam von 175°C Chiptemperatur gesprochen wird, die zulässige Temperatur im realen Betrieb aber auf 150°C reduziert wird?

Nehmen wir als Beispiel einen IGBT:

Dieser darf zwar mit einem Kollektor-Gleichstrom in einer Höhe betrieben werden, die zum Erreichen der  $T_{vjmax}$  von 175 °C führt. Definiert und unter spezifizierten Bedingungen ausschalten können wir ihn dann allerdings nicht mehr! Das ginge nur dann, wenn das entsprechende RBSOA mit dem abschaltbaren Strom auch bei dieser Temperatur angegeben ist. Das wird aber in den seltensten Fällen gegeben sein.

## **$T_C$ und $T_{stg}$**

Nicht immer finden sich die Gehäuse- (Case) und Lagertemperatur (Storage) zusammen in einem Datenblatt. Beide müssen sich innerhalb der spezifizierten Werte bewegen und dürfen die maximal zulässigen Werte nicht über- bzw. unterschreiten.

In Datenblättern fehlen z. B. die zulässige Betriebs- und/oder Gehäusetemperatur gelegentlich.

$T_C$  ist die höchste Temperatur an der Kontaktfläche eines diskreten Bauteils bzw. der Bodenplatte eines Moduls. Mittlerweile ist sie nicht mehr in allen Datenblättern angegeben (nicht so kritisch – kann rechnerisch leicht aus der  $T_{vjopmax}$ , der maximal zulässigen Verlustleistung und dem thermischen Übergangswiderstand  $R_{thj-c}$  bestimmt werden; kann auch meßtechnisch erfasst werden).

Da  $T_C$  immer deutlich unter  $T_{vjopmax}$  liegen wird (bzw. liegen sollte), sind deren Einflüsse auf die organischen Materialien des Gehäuses als eher gering anzusehen.

Etwas anders sieht es allerdings mit der Lagertemperatur aus. Viele Alterungseffekte hängen stark von der Temperatur ab. Weitere Einzelheiten finden sich in entsprechenden Applikationsschriften. Gelegentlich auch Aussagen wie diese: Die Lagerung der Module an den im Datenblatt spezifizierten Temperaturgrenzen ist möglich, wird jedoch nicht empfohlen.

Woher kommen eigentlich diese Grenzen?

- > Weichverguß auf dem Chip (üblicherweise ein Silikongel). Es gibt zwar Materialien, die auch 175 °C aushalten – leider etwas teurer.
- > Chip-Design (der wesentliche Parameter hier ist der Sperr- oder Leckstrom!)

Der Sperrstrom zusammen mit der Sperrspannung führt zu Sperrverlusten und damit zu einem Anstieg der Chiptemperatur. Im Betrieb entstehen Schalt- und Leitendverluste, die ebenfalls zu einer Temperaturerhöhung führen. Beide zusammen ergeben die zulässige Differenz zwischen Gehäuse- und Chiptemperatur. Die Sperrverluste reduzieren also ausgehend von  $T_{vjopmax}$  das noch zur Verfügung stehende  $\Delta T$  für die im Betrieb entstehenden Verluste.

So könnte es aussehen:

Junction temperature	$T_{vj}$		-50	175	°C
Junction operating temperature	$T_{vj(op)}$		-50	175	°C
Case temperature	$T_c$		-50	150	°C
Storage temperature	$T_{stg}$		-50	125	°C

Alle Temperaturen sind angegeben ->  $T_{vjmax}$  und  $T_{vjopmax}$  bei 175 °C!

Dieser IGBT kann also nicht nur mit Gleichstrom sondern auch real und getaktet bis zu 175 °C betrieben werden. Auch das RBSOA ist bei 175 °C angegeben, das Bauteil kann also auch spezifiziert wieder ausgeschaltet werden.

Ob man das in der Praxis wirklich machen will, sei einmal dahingestellt.

Beispiel IXSH 30N60B2D1

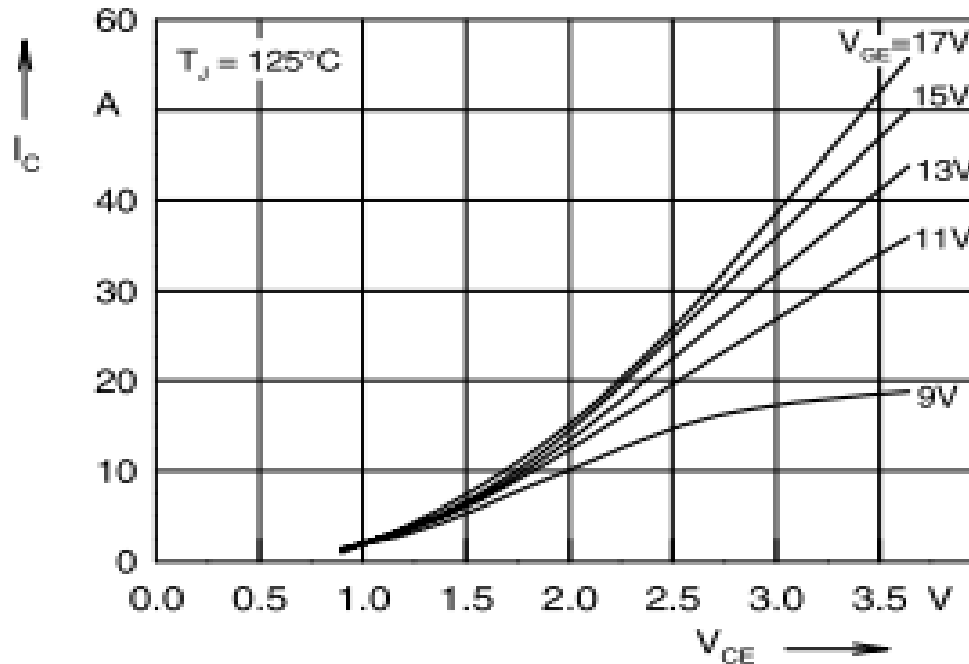
$I_{CM}$

$T_C = 90^\circ\text{C}; t_p = 1 \text{ ms}$

76

A

Der maximal zulässige Kollektorstrom ist i. a. über das  $T_{jmax}$  thermisch begrenzt. Der Wert liegt meist im „Knick“ der Ausgangscharakteristik (bei gegebener Gatespannung).

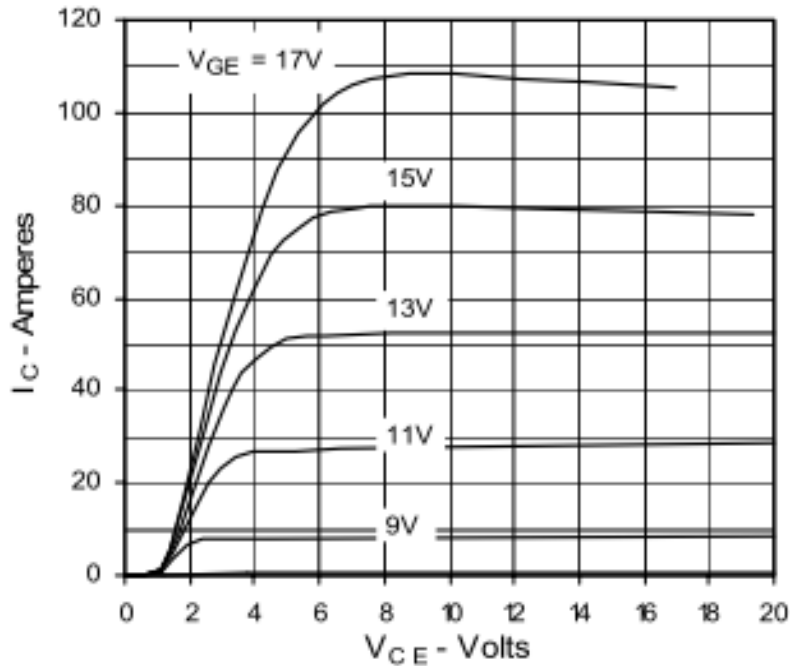


Leider sieht man den Knick hier nicht sehr gut.

$I_{CM}$        $T_C = 25^\circ\text{C}, 1 \text{ ms}$       90      A

Hier eine „extended“ Version – leider nur bei 25 Grad

**Fig. 2. Extended Output Characteristics**  
@ 25 °C



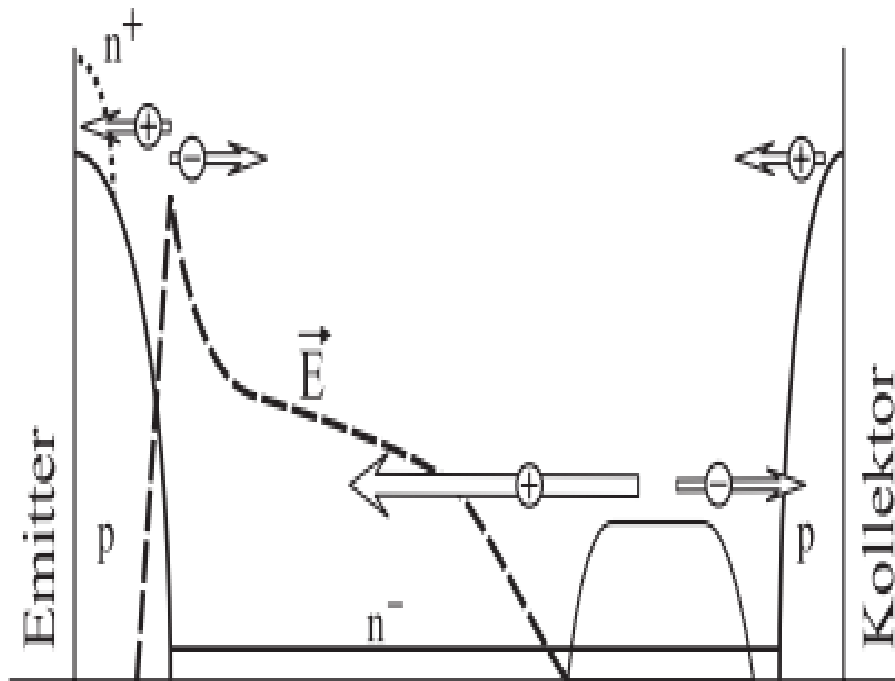
Die 90 A liegen etwa im Knick bei ca. 16V Gatespannung

Bei höheren  $V_{CEsat}$  wird der Kanal eingeschnürt und jede weitere Erhöhung der  $V_{CE}$  führt nur zu steigenden Verlusten -> Gefahr der thermischen Zerstörung

Bei einer Überschreitung des  $I_{CM}$  kann aber  
 - das Bauteil u. U. durch Hot Spots  
 - oder Latch Up (parasitärer Thyristor im IGBT!)  
 zerstört werden



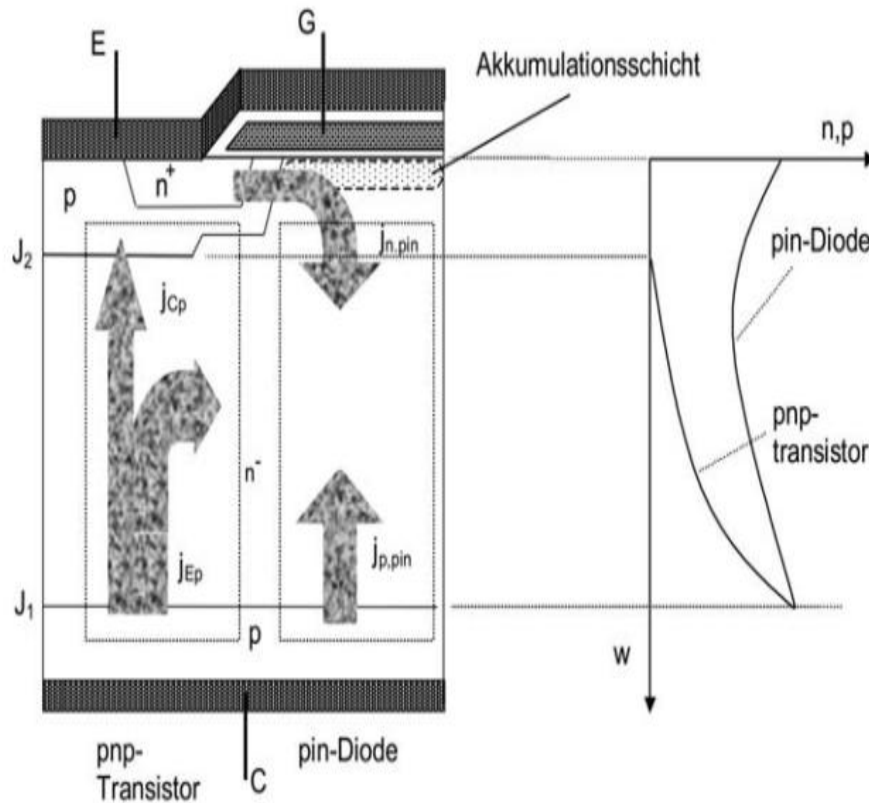
## Was passiert beim Abschalten eines IGBT?



- MOS-Kanal ist noch leitend
- > Elektronen fließen in die RLZ
- > kompensieren den Löcherstrom, der aus dem Ladungsträgerberg kommt
- > die vom Kollektor injizierten Löcher kompensieren den Elektronenstrom aus dem Ladungsträgerberg
- > durch einen hohen Löcherstrom (z. B. Kurzschluß) in die RLZ kann das Feld lokal überhöht werden
- > dynamischer Durchbruch (s. Diode)
- > Einschalten des parasitären Bipolartransistors über Bahnwiderstand
- > Latch-Up

Ansteuerung von Hochvolt-IGBTs über  
optimierte Gatestromprofile

Dissertation Günter Schmitt



Aufteilung des IGBT in einen pnp-Transistorbereich und einen pin-Diodenbereich

Josef Lutz, Halbleiter-Leistungsbaulemente

$$j_{Drift} = e \cdot (n \cdot \mu_n + p \cdot \mu_p) \cdot E$$

$\mu_p$  ca.  $1/3 \mu_n$  -> Löcherstrom wäre deutlich größer -> abschaltbarer Strom deutlich geringer

Zur Verdeutlichung der Vorgänge:

-> Aufteilung in Transistor und „Diode“  
Diode:

Bereich unter dem Gate

-> Einspeisung Elektronenstrom

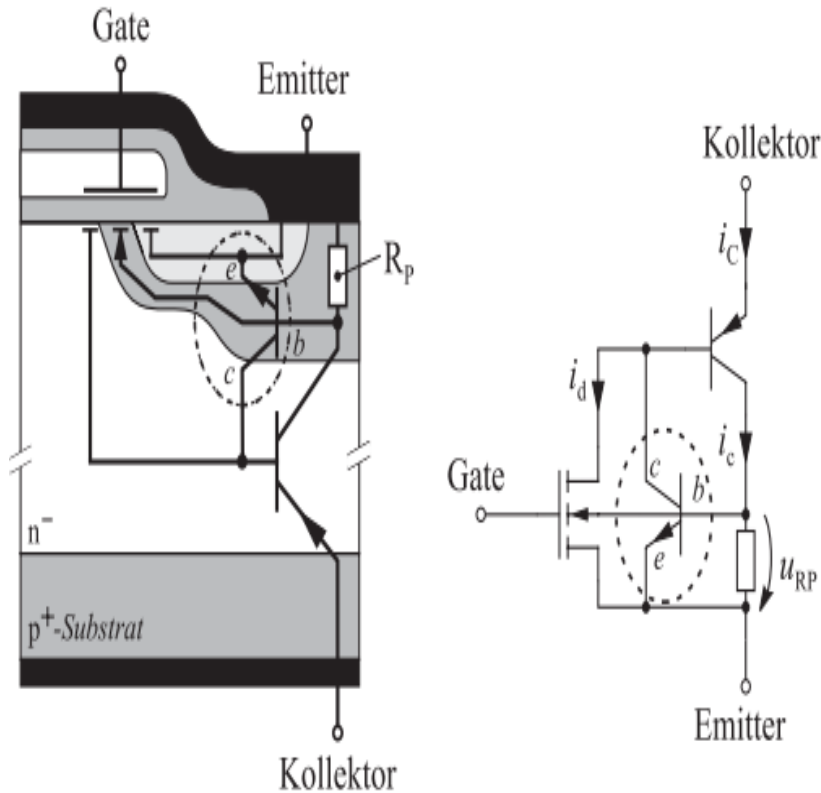
-> Elektronen aus dem Ladungsträgerberg können hier nicht abfließen

Transistor:

-> der aus dem Kollektorübergang injizierte Löcherstrom fließt auch über die p-Wanne (Emitter) ab

Wird der Kanal „geschlossen“ (keine Kompensation der Löcher), muß der Löcherstrom als Minoritätsträgerstrom durch die p-Wanne den Gesamtstrom führen -> Gefahr des Latch-Up

## Parasitäre Thyristorstruktur des IGBT und Latch Up



Großer Strom -> hoher Spannungsfall über dem lateralen Widerstand unterhalb des Gates  
 -> Injektion von Ladungsträgern in die p-Wanne  
 -> der npn-Transistor schaltet durch und der Thyristor rastet ein (Latch-up)

**PT-IGBT:** p<sup>+</sup> Substrat hoch dotiert und dick  
 -> starke Injektion von Löchern; empfindlicher  
 -> kann durch n<sup>+</sup> Buffer reduziert werden  
 Statisch

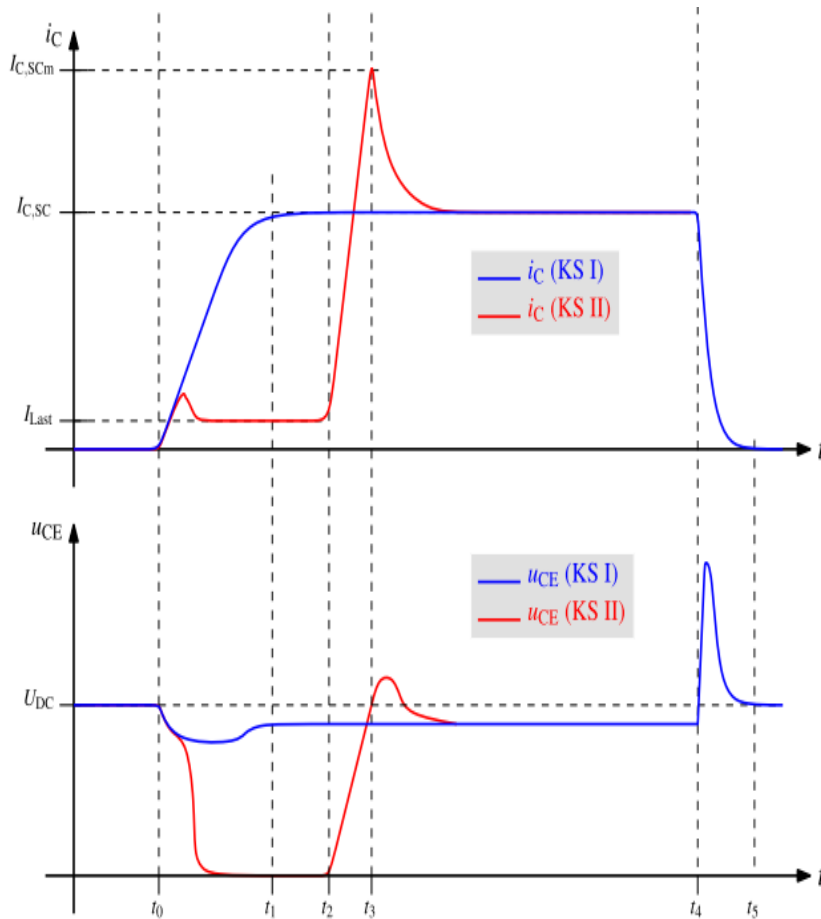
Z. B. IGBT ist eingeschaltet -> Kurzschluß  
 Maßnahme: Mittelbereich der p-Wanne hoch dotieren -> Widerstand sinkt

Emitterwirkungsgrad und Ladungsträger-Lebensdauer anpassen

-> wegen Temperaturabhängigkeiten auf maximale Betriebstemperatur auslegen

## Kurzschlußverhalten des IGBT

Kurzschluß I (KS I): Einschalten in den Kurzschluß



KS I

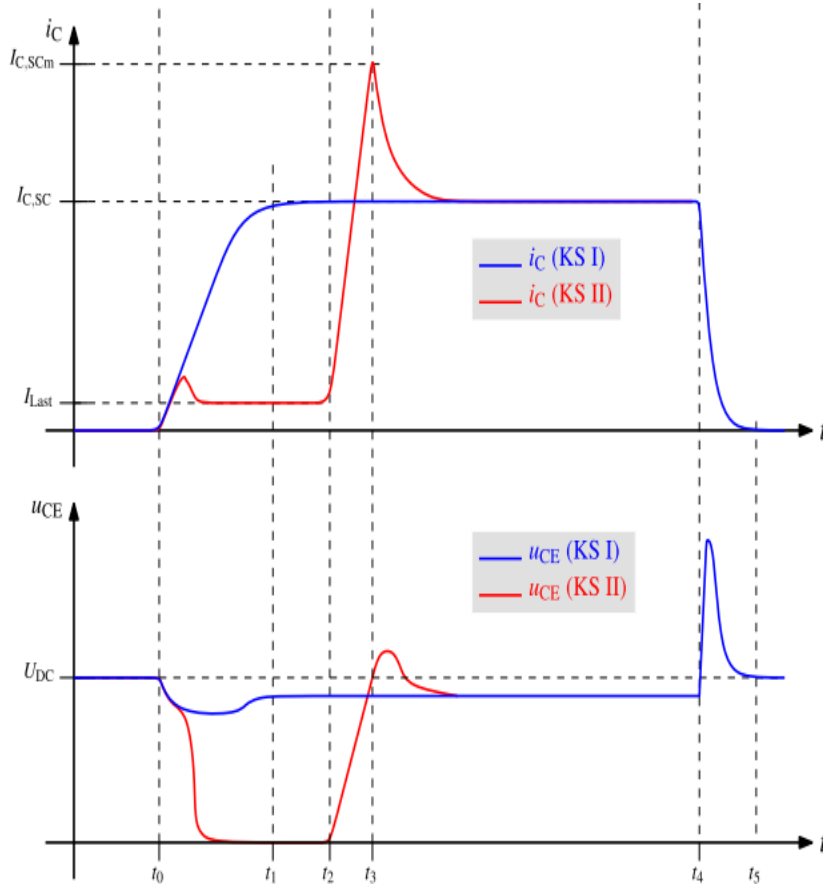
$i_C$  steigt auf stationären Kurzschlußstrom;  
begrenzt durch  $V_{GE}$

-> Temperatur und Design (-> Steilheit)  
leichter Spannungseinbruch durch  
Streuinduktivitäten

$di_C/dt$  beim Abschalten darf nicht zu groß werden  
-> zu große Spannungsspitze zerstört den IGBT  
-> Klemmung oder Begrenzung  $di/dt$

## Kurzschlußverhalten des IGBT

### Kurzschluß II (KS II): Kurzschluß im Betrieb



#### KSII

- sehr hohes  $di_C/dt$  (nur durch Kurzschluß- und Streuinduktivitäten begrenzt)
- > IGBT entsättigt ->  $u_{CE}$  steigt stark an
- >  $C_{GE}$  fällt von Maximalwert stark ab
- > hohes  $du_{CE}/dt$
- > Verschiebungsstrom in das Gate
- >  $V_{GE}$  dynamisch überhört
- > Gefahr von Oszillationen
- > hohe Kurzschlußstromspitze
- > Gate-Klemmung! (sonst kann das Gate beschädigt werden bzw. die Strombegrenzung über  $V_{GE}$  ist nicht mehr gegeben)

Der Kurzschlußstrom darf also nicht beliebig hoch werden. In Datenblättern finden sich daher die bekannten zeitlichen Begrenzungen – historisch die 10µs

$t_{sc}$ (SCSOA)	$V_{GE} = \pm 15\text{ V}; V_{CE} = V_{CES}; T_J = 125^\circ\text{C}$ $R_G = 47\ \Omega$ , non repetitive	10	µs
---------------------	--	----	----

... mittlerweile aber – **ACHTUNG** – auch nur noch **5µs**  
-> größere Steilheit -> höherer Strom bei gleicher Chipfläche

Short circuit withstand time $V_{GE} = 15.0\text{V}, V_{CC} \leq 400\text{V}$ Allowed number of short circuits < 1000 Time between short circuits: $\geq 1.0\text{s}$ $T_{vj} = 150^\circ\text{C}$	 $t_{sc}$ 	  	 5 	µs
--	------------------	----------	-----------	----

Manchmal findet sich sogar ein Zahlenwert für den Kurzschlußstrom  
Beispiel FF400R12KE3:

Kollektor-Dauergleichstrom	$T_C = 80^\circ\text{C}, T_{vj\text{max}} = 150^\circ\text{C}$	$I_{C\text{nom}}$	400	A
Continuous DC collector current	$T_C = 25^\circ\text{C}, T_{vj\text{max}} = 150^\circ\text{C}$	$I_C$	580	A

Kurzschlußstrom – ACHTUNG – nur bei 125 Grad Chiptemperatur

Kurzschlußverhalten	$V_{GE} \leq 15\text{ V}, V_{CC} = 900\text{ V}$	$t_p \leq 10\ \mu\text{s}, T_{vj} = 125^\circ\text{C}$	$I_{sc}$	1600	A
SC data	$V_{CE\text{max}} = V_{CES} - L_{sCE} \cdot di/dt$				

Der Kurzschlußstrom liegt also grob bei dem Dreifachen des Dauergleichstroms

### ACHTUNG:

während des Kurzschlusses heizt sich das Bauteil stark auf

-> Nach Abschalten: hoher Sperrstrom

-> thermische Generation -> Sperrstrom steigt weiter -> Zerstörung von Ladungsträgern

Statt  $R_{DSon}$  nun  $V_{CEsat}$

$V_{CE(sat)}$	$I_C = 30\text{ A}; V_{GE} = 15\text{ V}$	2.4	2.9	V
$(T_J = 25^\circ\text{C}, \text{ unless otherwise specified})$				

Mehr gibt es bei diesem Bauteil nicht dazu – nicht einmal eine Kurve mit der Temperaturabhängigkeit

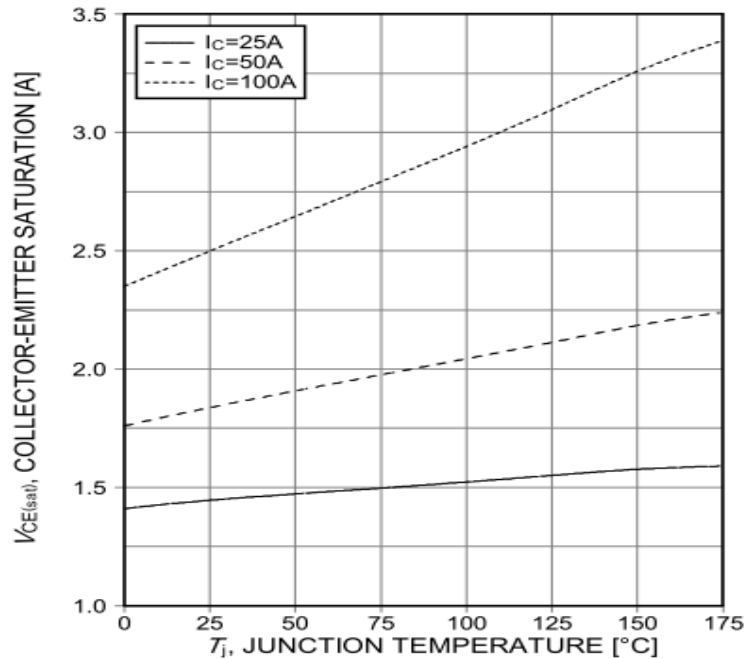


Figure 8. Typical collector-emitter saturation voltage as a function of junction temperature ( $V_{GE}=15\text{V}$ )

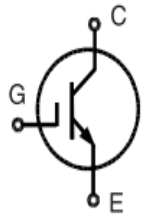
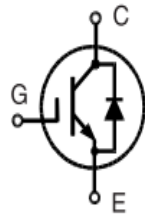
Es geht auch anders - IKW50N60H3:

$V_{CEsat}$	$V_{GE} = 15.0\text{V}, I_C = 50.0\text{A}$	-	1.85	2.30	V
	$T_{vj} = 25^\circ\text{C}$	-	2.10	-	
	$T_{vj} = 125^\circ\text{C}$	-	2.25	-	

... incl. der entsprechenden Kurven



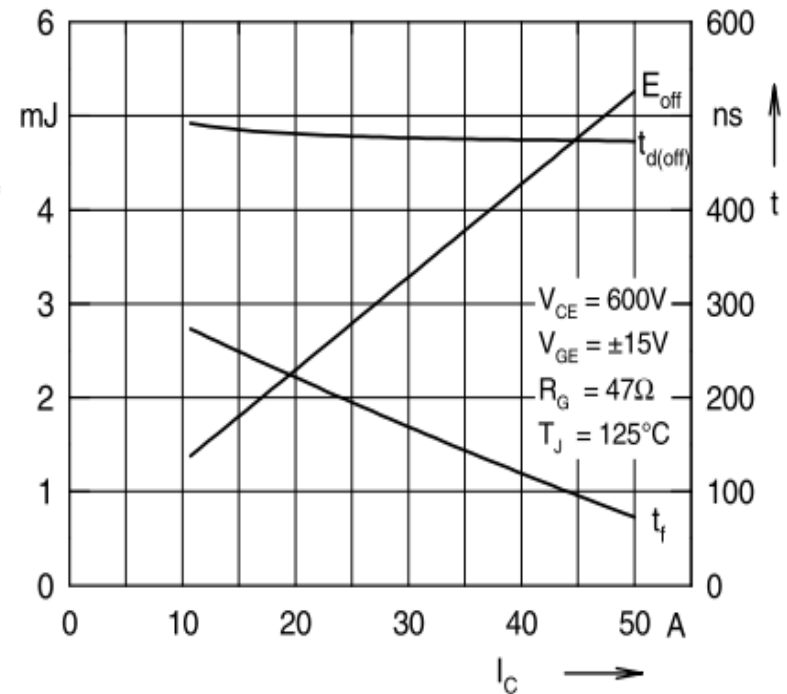
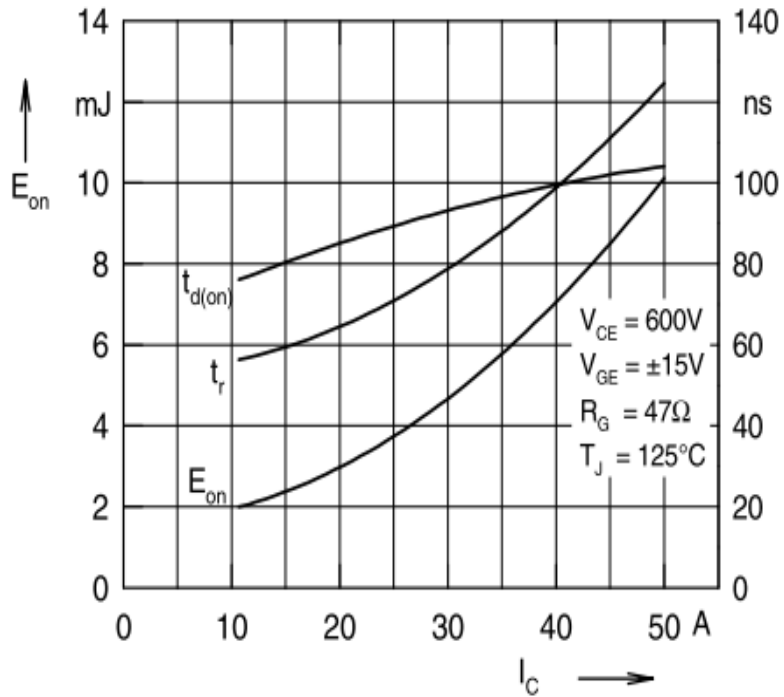
# Im Vergleich zum MOSFET neu dazugekommen: Schaltenergien

$t_{d(on)}$ $t_r$ $t_{d(off)}$ $t_f$ $E_{on}$ $E_{off}$	<b>Inductive load, <math>T_J = 125^\circ\text{C}</math></b> $I_C = 30\text{ A}; V_{GE} = \pm 15\text{ V};$ $V_{CE} = 600\text{ V}; R_G = 47\ \Omega$	100	ns	 IXDH 30N120	 IXDH 30N120 D1
		70	ns		
		500	ns		
		70	ns		
		4.6	mJ		
		3.4	mJ		

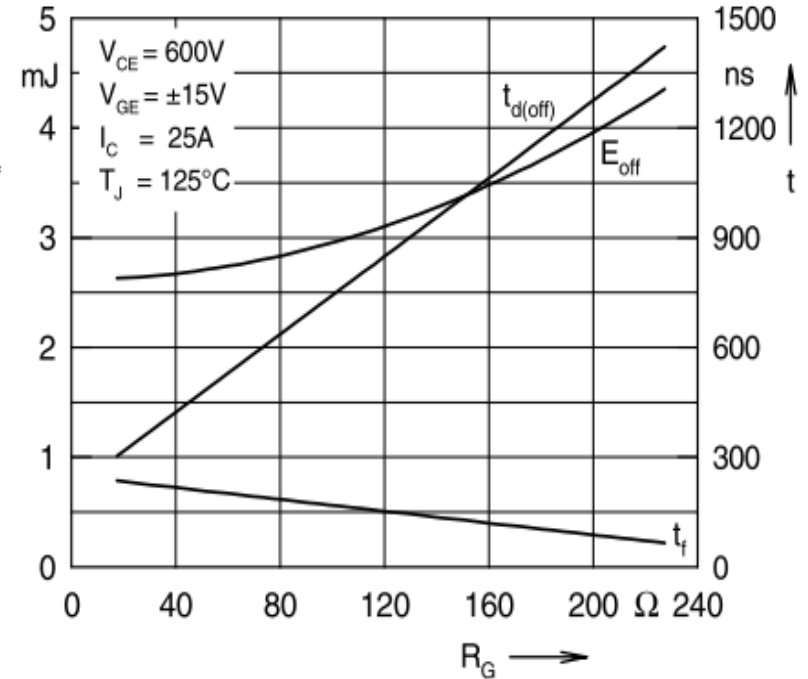
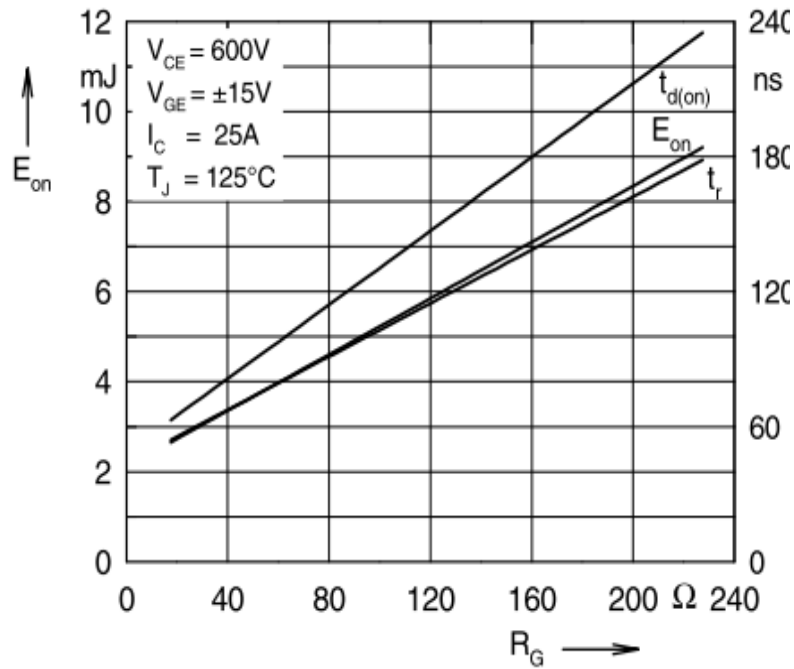
Da die Einschaltverluste für beide Versionen gleich sind, können die Diodenverluste **nicht berücksichtigt** sein.

Hier wird schnell deutlich, was gemeint ist:

Turn-on energy	$E_{on}$	Energy losses include "tail" and diode reverse recovery.	-	1.42	-	mJ
Turn-off energy	$E_{off}$		-	1.13	-	mJ
Total switching energy	$E_{ts}$		-	2.55	-	mJ



Die Schaltverluste über dem Strom lassen sich in gewissen Bereichen näherungsweise linear interpolieren. Damit können die Schaltverluste auch für andere Betriebsbedingungen abschätzen.



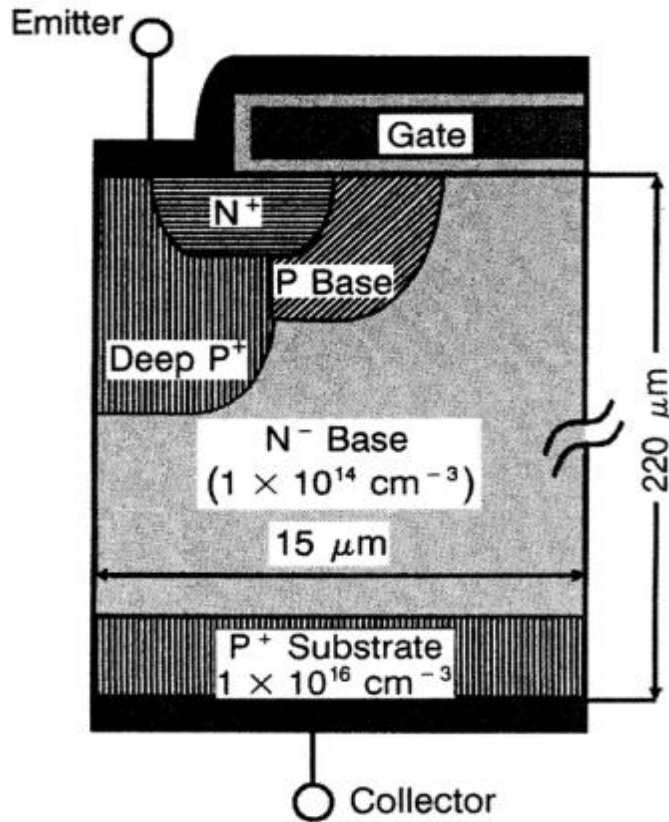
Die Einschaltverluste hängen deutlich stärker vom Gate-Vorwiderstand ab, als die Ausschaltverluste:

40Ω auf 200Ω -> E<sub>on</sub> -> Faktor ca. 2,5

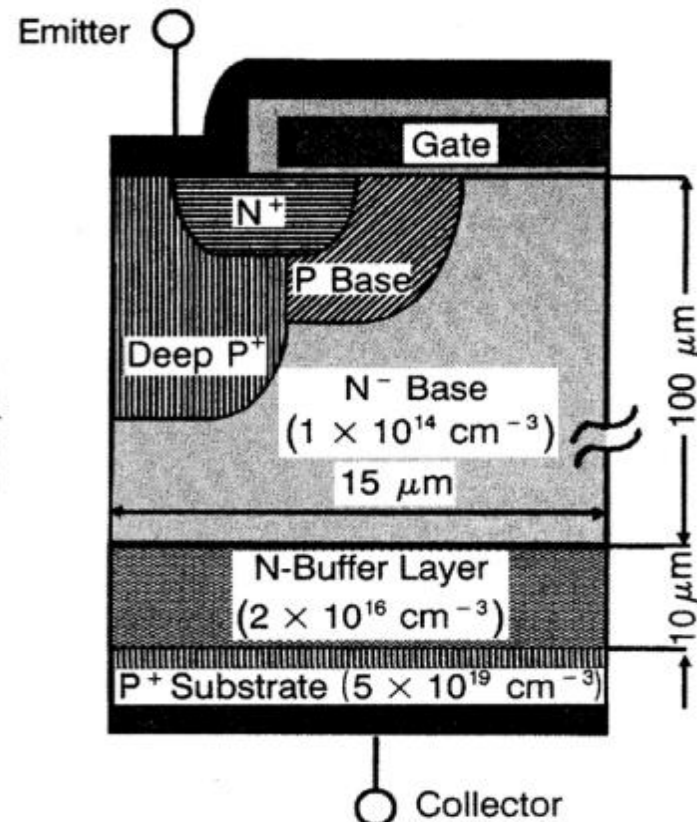
E<sub>off</sub> -> Faktor ca. 1,5

Warum ist das so?

## Vertikale IGBTs:



**Non-Punch-Through-IGBT  
(NPT-IGBT)**



**Punch-Through-IGBT  
(PT-IGBT)**

© V. K. Khanna, *IGBT – Theory and Design*, Wiley (2003)

Es gäbe noch sehr viel mehr zu zeigen – z. B. den Thyristor, Schottky-Dioden, Bauteile aus SiC etc.

Dazu reicht ein Tag allerdings nicht aus!

Bei weiteren Fragen können Sie mich gern anrufen oder mir eine Mail schreiben.

**Vielen Dank für Ihre Aufmerksamkeit und Ihr Interesse an diesem Seminar!**